

### PY32F002B 的应用 注意事项

#### 前言

PY32F002B 系列微控制器采用高性能的 32 位 ARM® Cortex®-M0+内核，宽电压工作范围的 MCU。嵌入 24Kbytes Flash 和 3Kbytes SRAM 存储器，最高工作频率 24MHz。包含多种不同封装类型多款产品。

本应用笔记将帮助用户了解 PY32F002B 各个模块应用的注意事项，并快速着手开发。

表 1. 适用产品

类型	产品系列
微型控制器系列	PY32F002B

## 目录

<b>1</b>	<b>ADC 上电校准.....</b>	<b>3</b>
1.1	注意事项 .....	3
1.2	操作流程 .....	3
1.3	代码示例 .....	3
<b>2</b>	<b>ADC 硬件设计注意事项 .....</b>	<b>4</b>
<b>3</b>	<b>ADC 硬件设计注意事项 .....</b>	<b>4</b>
<b>4</b>	<b>ADC VerfBuffer 注意事项 .....</b>	<b>4</b>
<b>5</b>	<b>SPI 最快传输速度.....</b>	<b>4</b>
<b>6</b>	<b>TIMER 使用 CC 中断注意事项 .....</b>	<b>4</b>
<b>7</b>	<b>LPTIM 连续模式注意事项 .....</b>	<b>4</b>
<b>8</b>	<b>LPTIM 单次模式注意事项 .....</b>	<b>4</b>
<b>9</b>	<b>COMP 硬件设计.....</b>	<b>5</b>
<b>10</b>	<b>IO 倒灌电流使 MCU 工作.....</b>	<b>5</b>
10.1	注意事项 .....	5
10.2	操作流程 .....	5
10.3	代码示例 .....	5
<b>11</b>	<b>版本历史.....</b>	<b>6</b>

## 1 ADC 上电校准

### 1.1 注意事项

- 当 ADC 的工作条件发生改变时 (VCC 改变是 ADC offset 偏移的主要因素, 温度改变次之), 推荐进行再次校准操作
- 第一次使用 ADC 模块前, 必须增加软件校准流程。

### 1.2 操作流程

- 使能 ADC 时钟, ADCEN=1;
- 初始化 ADC;
- ADC 校准

### 1.3 代码示例

```
static void APP_AdcConfig()
{
    LL_APB1_GRP2_EnableClock(LL_APB1_GRP2_PERIPH_ADC1);           //使能 ADC1 时钟

    if (LL_ADC_IsEnabled(ADC1) == 0)
    {
        LL_ADC_StartCalibration(ADC1);                               //使能校准
#ifdef USE_TIMEOUT == 1
        Timeout = ADC_CALIBRATION_TIMEOUT_MS;
#endif
        while (LL_ADC_IsCalibrationOnGoing(ADC1) != 0)
        {
#ifdef USE_TIMEOUT == 1                                           //检测校准是否超时
            if (LL_SYSTICK_IsActiveCounterFlag())
            {
                if(Timeout-- == 0)
                {
                }
            }
#endif
        }
    }
    LL_mDelay(1);
}
```

2 ADC 硬件设计注意事项

ADC 不支持采样 VCC/3(内部通道 10)

3 ADC 硬件设计注意事项

ADC 通道电压不能高于 VCC(即使 ADC 通道未配置为 AD 功能),否则 ADC 采样不准

4 ADC VerfBuffer 注意事项

若要使能内部 1.5V VerfBuffer, 软件上必须同时使能 1.2V VREFEN(ADC->CCR. VREFEN=1)

5 SPI 最快传输速度

SPI 模式	收/发模式	SPI 最快速度
从机全双工	收	PCKL/16
从机全双工	发	PCKL/16
主机全双工	收	PCKL/2
主机全双工	发	PCKL/2

6 TIMER 使用 CC 中断注意事项

Timer 中断函数中, 清 CC 中断标志, 必须等待 TIM\_PSC\*PCLK, 否则会导致清中断标志失败

7 LPTIM 连续模式注意事项

LPTIM 连续模式从 STOP 唤醒, 再次进入 STOP 前需等待 1 个 LSI 时钟周期\*PSC 系数 (约需 40us\*PSC, 包含程序执行时间)

8 LPTIM 单次模式注意事项

LPTIM 单次模式从 STOP 唤醒, 再次进入 STOP 前需等待 3 个 LSI 时钟周期 (约需 120us, 包含程序执行时间)

## 9 COMP 硬件设计

当比较器的 VINM 输入信号为内部的模拟电压源时，外部输入通道 VINP 需要加一个电容(1nF)到地

## 10 IO 倒灌电流使 MCU 工作

### 10.1 注意事项

- VCC 未供电的情况下，IO 倒灌电流使 MCU 工作，可通过软件配置规避

### 10.2 操作流程

- 硬件：对应 IO 口需串 100Ω~1KΩ电阻
- 上电初始化前需设置对应 IO 输出为开漏模式
- 延迟 5ms
- 程序正常初始化

### 10.3 代码示例

```
int main(void)
{
    LL_IOP_GRP1_EnableClock(LL_IOP_GRP1_PERIPH_GPIOA); /*使能 GPIOA 时钟*/
    LL_GPIO_SetPinMode(GPIOA, LL_GPIO_PIN_1, LL_GPIO_OUTPUT_OPENDRAIN);
                                                    /*将 PA1 引脚配置为开漏输出*/
    LL_mDelay(5); /*延迟 5ms*/
}
```

11 版本历史

版本	日期	更新记录
V1.0	2023.6.15	初版
V1.1	2023.7.15	更新 CMP 硬件设计



Puya Semiconductor Co., Ltd.

**IMPORTANT NOTICE**

Puya Semiconductor reserves the right to make changes without further notice to any products or specifications herein. Puya Semiconductor does not assume any responsibility for use of any its products for any particular purpose, nor does Puya Semiconductor assume any liability arising out of the application or use of any its products or circuits. Puya Semiconductor does not convey any license under its patent rights or other rights nor the rights of others.